

2022 年 電子工程系 寒假數位晶片設計之培訓營

一、活動目的：

隨著全球 COVID-19 疫情和美中貿易戰，全球產業鏈持續變化，各類型的晶片持續短缺，引以為傲的台灣半導體產業，表現更為突出，因此為了要使學生更有競爭力，可藉由參加此培訓營提早規劃及養成，歡迎鼓勵資電相關科系或對數位晶片設計有興趣者一同參與。課程內容主要包含硬體描述語言、FPGA IP 和系統實現，兩天的課程內容由淺入深，循序漸進地引導學員學習，並搭配 step by step 實作課程，可培養學員具備數位晶片以及系統開發之能力。

二、活動內容：

(一) HDL 硬體描述語言介紹：

1. 數位晶片與硬體描述語言之關係
2. 可合成之 VERILOG 硬體描述語言語法介紹
3. 如何使用硬體描述語言實現特定應用
4. 學習撰寫 testbench 測試以及驗證電路

(二) FPGA 實作以及 EDA 工具之教學：

1. Intel Quartus II Lite 17.0 編譯、繞線以及燒錄使用方式
2. Mentor ModelSim 模擬器的使用方式
3. SignalTapII 邏輯分析儀介紹及使用方式
4. Qsys 系統介紹

三、活動對象：本校在職老師、高中職在職老師

四、主辦單位：亞東科技大學電子工程系

五、活動費用：由主辦單位全程支付

六、報名時間：即日起~111 年 1 月 30 日 17:00 或額滿為止。

七、報名網址：<https://reurl.cc/9OGmm8>

報名連結



八、全程參與活動者，發予 16 小時研習證書。

九、活動規劃：

日期	時間	課程內容
111/2/8(二)	08:30-09:00	*活動報到
	09:00-10:40	*晶片的世界 *又軟又硬之硬體描述語言
	11:00-12:00	* Intel Quartus II Lite 17.0 和 ModelSim 安裝以及介紹 * FPGA 實作內容 1
	13:10 - 15:00	*硬體描述語言之資料流層式介紹與 testbench 設計 *FPGA 實作內容 2
	15:20 ~ 16:20	*硬體描述語言之行為層式介紹 *FPGA 實作內容 3
	16:20~17:30	*活動討論
111/2/9(三)	08:30-09:00	*活動報到
	09:10- 10:40	*狀態機設計與方式 *記憶體設計與方式 *FPGA 實作內容 4
	09:10- 10:40	*狀態機設計與方式 *記憶體設計與方式 *FPGA 實作內容 4
	11:00- 12:10	*雙向匯排設計 *FPGA 實作內容 5
	13:10-15:00	*SignalTapII 邏輯分析儀介紹及使用方式 *FPGA 實作內容 6
	15:20- 16:20	* Qsys 系統介紹
	16:20~17:30	*活動討論

十、承辦單位及承辦人員：電子工程系楊敦璇助理，連絡電話：02-7738-8000#2203；

E-mail：fz099@mail.aeust.edu.tw

十一、交通資訊：

